

Interference reduction method esp. for timing signal controlled devices

Patent Number: DE19517265

Publication date: 1996-11-14

Inventor(s): HELLER WALTER (DE); MICHAEL UWE (DE)

Applicant(s): VDO SCHINDLING (DE)

Requested Patent: ☐ DE19517265

Application Number: DE19951017265 19950511

Priority Number(s): DE19951017265 19950511

IPC Classification: H04B15/02 ; H03K7/04 ; H03K3/84 ; G06F1/04 ; B60Q9/00 ; B60R16/02

EC Classification: H04B15/04, G06F1/04

Equivalents:

Abstract

The method uses a microcomputer (1) controlled by a timing signal (B) and performing many different functions inside a motor vehicle. The microcomputer is connected with many peripheral units, input elements, sensors and indicators. A quartz oscillator (2) produces a signal (A), delayed by the delay unit (4) and its delay elements (41-4n), each of which can be bridged by a controlled switch (51-5n). The delay unit itself is controlled by a random number generator (6). Pref. the random numbers are modulated with the signal (B) since they are used to open the switches, where the number of switches opened corresponds to the random number.

Data supplied from the esp@cenet database - I2



⑬ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenl gungsschrift**
⑩ **DE 195 17 265 A 1**

⑳ Aktenzeichen: 195 17 265.5
㉑ Anmeldetag: 11. 5. 95
㉒ Offenlegungstag: 14. 11. 98

㉓ Int. Cl. 8:
H 04 B 15/02
H 03 K 7/04
H 03 K 3/84
G 08 F 1/04
// B60Q 9/00, B60R
16/02

DE 195 17 265 A 1

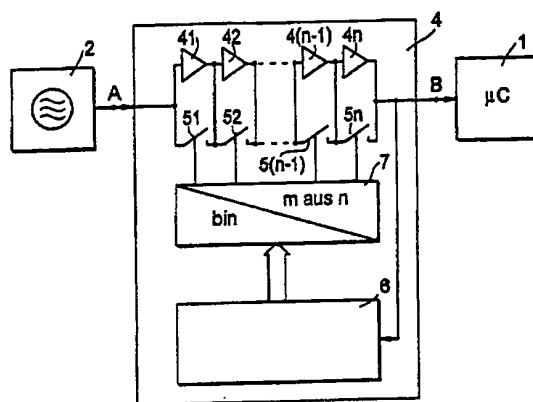
㉔ Anmelder:
VDO Adolf Schindling AG, 60328 Frankfurt, DE

㉕ Vertreter:
Raßler, A., Dipl.-Phys., Pat.-Anw., 61449 Steinbach

㉖ Erfinder:
Heiler, Walter, 64390 Erzhausen, DE; Michael, Uwe,
60385 Frankfurt, DE

㉗ **Verfahren und Schaltungsanordnung zur Verringerung von Störungen**

㉘ Bei einem Verfahren und einer Schaltungsanordnung zur Verringerung von Störungen, die von einer mit einem Taktsignal gesteuerten Einrichtung, insbesondere von einem Mikrocomputer, ausgehen, wird das Taktsignal vorzugsweise mit einem Zufallssignal phasenmoduliert.



DE 195 17 265 A 1

Beschreibung

Die Erfindung betrifft ein Verfahren und eine Schaltungsanordnung zur Verringerung von Störungen, die von einer mit einem Taktsignal gesteuerten Einrichtung, insbesondere von einem Mikrocomputer, ausgehen.

Die zunehmende Verwendung von Einrichtungen, die von Taktsignalen mit hohen Taktfrequenzen und entsprechend steilen Flanken gesteuert werden, führt zu einer Zunahme der Beeinträchtigung anderer Einrichtungen durch abgestrahlte elektromagnetische Störfelder. Dabei stört nicht nur das der taktgesteuerten Einrichtung zugeführte Taktsignal, sondern auch die im gleichen Takt von der Einrichtung ausgegebenen digitalen Signale, die über Kabel oder Leiterbahnen zu Anzeigevorrichtungen oder anderen Empfängern geleitet werden.

Es ist zwar bereits vorgeschlagen worden, die Auswirkungen dieser von einer taktgesteuerten Einrichtung ausgehenden Störungen durch eine geeignete Abschirmung zu dämpfen, was jedoch zusätzliche Kosten verursacht und wegen der oben erwähnten Leitungen nur teilweise wirksam ist.

Es ist ferner ein Verfahren zum Betrieb einer taktgesteuerten Einrichtung bekanntgeworden (EP 0 326 643 A2), bei welchem die Taktfrequenz des Mikrocomputers zwischen wenigstens zwei Werten verändert wird. Dieses Verfahren weist jedoch den Nachteil auf, daß Programmabläufe in Abhängigkeit von dem jeweils eingestellten Wert verschieden schnell sind. Dieses kann sich nachteilig auswirken, auch wenn bei dem bekannten Verfahren die Taktfrequenz langfristig im Mittel quatzgenau bleibt. Außerdem ist zur Durchführung des Verfahrens erheblicher Schaltungsaufwand erforderlich.

Es ist ferner bekannt, zur Herabsetzung der Störströme eines Mikrocomputers die Arbeitstaktfrequenz in Abhängigkeit von der Programaktivität zeitweise auf eine wesentlich niedrigere Arbeitstaktfrequenz umzuschalten (DE 41 12 672 A1). Diese Möglichkeit scheidet jedoch bei Anwendungsfällen aus, bei denen die vorhandene Rechenkapazität des Mikrocomputers im wesentlich dauernd ausgenutzt ist oder die Programaktivität während derjenigen Zeiten, wenn Störströme störend in Erscheinung treten, nicht herabgesetzt ist.

Aufgabe der Erfindung ist es, eine Verringerung von Störungen mit möglichst geringem Aufwand zu ermöglichen, auch wenn die taktgesteuerte Einrichtung bezüglich ihrer Rechenkapazität ausgelastet ist.

Diese Aufgabe wird mit dem erfindungsgemäßen Verfahren dadurch gelöst, daß das Taktsignal phasenmoduliert wird.

Sollte es aus irgendwelchen Gründen erforderlich sein, die Frequenz des Taktsignals zu verändern, ist dieses bei dem erfindungsgemäßen Verfahren zwar auch möglich. Eine bevorzugte Ausführungsform des erfindungsgemäßen Verfahrens sieht jedoch vor, daß die mittlere Frequenz des Taktsignals konstant ist.

Die Wirkung des erfindungsgemäßen Verfahrens ist umso besser, je unregelmäßiger das zur Phasenmodulation herangezogene Signal ist. Es ist deshalb vorzugsweise vorgesehen, daß das Taktsignal mit einem Zufallssignal moduliert wird. Das Zufallssignal kann dabei ein echtes Zufallssignal, wie es beispielsweise von einem Rauschgenerator erzeugt wird, oder ein sogenanntes Pseudo-Zufallssignal sein, wie es in an sich bekannten Pseudo-Zufallsgeneratoren erzeugt wird und dessen Verlauf sich nur nach extrem langer Zeit wiederholt.

Wegen des Zeitverhaltens der taktgesteuerten Einrichtung sind Mindestzeiten zwischen den Flanken des Taktsignals erforderlich. Damit die Phasenmodulation des Taktsignals die Funktion der taktgesteuerten Einrichtung, insbesondere des Mikrocomputers, nicht stört, ist bei dem erfindungsgemäßen Verfahren daher vorzugsweise vorgesehen, daß der maximale Modulationshub, von Spitze zu Spitze gemessen, höchstens 30% der Periodendauer des Taktsignals beträgt.

Die erfindungsgemäße Aufgabe wird bei einer Schaltungsanordnung zur Verminderung von Störungen, die von einer mit einem Taktsignal gesteuerten Einrichtung, insbesondere von einem Mikrocomputer, ausgehen, dadurch gelöst, daß das Ausgangssignal eines Taktgenerators über eine mit einem Zufallssignal steuerbare Verzögerungseinrichtung zur taktgesteuerten Einrichtung geleitet wird. Dabei ist vorzugsweise vorgesehen, daß die Verzögerungseinrichtung aus einer Kette von Verzögerungselementen besteht, die als Funktion eines digitalen Zufallssignals ein- oder ausgeschaltet werden.

Durch diese Maßnahmen ist eine einfache Realisierung der erfindungsgemäßen Schaltungsanordnung mit wenigen Bauteilen, die als integrierte Schaltungen auf dem Markt erhältlich sind, möglich. Als Verzögerungselemente können beispielsweise Invertierer verwendet werden, da die Verzögerungszeit eines einzelnen Verzögerungselementes sehr gering, beispielsweise 2 ns, sein kann. Diese Maßnahmen ermöglichen ferner eine besonders günstige Realisierung der erfindungsgemäßen Schaltungsanordnung als integrierte Schaltung.

Ausführungsbeispiele der Erfindung sind in der Zeichnung anhand mehrerer Figuren dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigt:

Fig. 1 ein Blockschaltbild einer erfindungsgemäßen Schaltungsanordnung und

Fig. 2 Zeitdiagramme von bei der Schaltungsanordnung nach Fig. 1 auftretenden Signalen.

Bei der Schaltungsanordnung nach Fig. 1 wird ein Mikrocomputer 1 mit einem Taktsignal B gesteuert. Der Mikrocomputer 1 führt beispielsweise verschiedene Funktionen innerhalb eines Kraftfahrzeugs aus und ist mit einer Reihe von Peripherie-Geräten, wie beispielsweise Anzeigevorrichtungen, Eingabeelementen und Sensoren verbunden, deren Erläuterung jedoch zum Verständnis der Erfindung nicht erforderlich ist und die in der Figur deshalb nicht dargestellt sind.

Das Taktsignal B wird dadurch abgeleitet, daß von einem Quarzoszillator 2 ein Signal A erzeugt wird, das anschließend durch eine Verzögerungseinrichtung 4 geführt wird. Die Verzögerungseinrichtung 4 enthält eine Kette von Verzögerungselementen 41 bis 4n, die jeweils von steuerbaren Schaltern 51 bis 5n überbrückbar sind. Die Verzögerungseinrichtung 4 ist von einem Pseudo-Zufallsgenerator 6 steuerbar, der in binärer Darstellung Zufallszahlen erzeugt. Diese werden im Takt des Signals B ausgegeben und in der Verzögerungseinrichtung 4 von einem Code-Wandler 7 aus der Binär-Darstellung in eine m-aus-n-Darstellung umgewandelt.

Je nach Wert der ausgegebenen Zufallszahl werden eine entsprechende Anzahl von Schaltern geöffnet, so daß eine entsprechende Anzahl von Verzögerungselementen 41 bis 4n wirksam sind. Dadurch werden die Flanken des Signals A in zufälliger Weise verzögert, so daß das phasenmodulierte Signal B entsteht.

Damit der Mikrocomputer einwandfrei arbeitet, ist von den beiden Halbwellen t_H und t_L (High-Zeit und Low-Zeit) ein Mindestwert t_{Hmin} bzw. t_{Lmin} von der

Modulation nicht betroffen.

Bei einer sechsstelligen Zufallszahl und einer Verzögerungszeit von 2 ns können Verzögerungszeiten zwischen 2 und 66 ns eingestellt werden. Die Differenz, also die Gesamtverzögerung der Verzögerungselemente 41 bis 4n, beträgt 64 ns. Dieser Modulationshub M ist beispielsweise etwa $\frac{1}{4}$ einer Periodendauer T von 250 ns, was wiederum einer Taktfrequenz von 4 MHz entspricht. Bei anderen Taktfrequenzen kann unter Beachtung des typischen Modulationsgrades von 15% die Anzahl der Verzögerungselemente und damit die maximale Verzögerungszeit entsprechend neu bestimmt werden.

Patentansprüche

15

1. Verfahren zur Verringerung von Störungen, die von einer mit einem Taktsignal gesteuerten Einrichtung, insbesondere von einem Mikrocomputer, ausgehen, dadurch gekennzeichnet, daß das Taktsignal phasenmoduliert wird. 20
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die mittlere Frequenz des Taktsignals konstant ist.
3. Verfahren nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß das Taktsignal mit einem Zufallssignal moduliert wird. 25
4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der maximale Modulationshub, von Spitze zu Spitze gemessen, höchstens 30% der Periodendauer des Taktsignals beträgt. 30
5. Schaltungsanordnung zur Verminderung von Störungen, die von einer mit einem Taktsignal gesteuerten Einrichtung, insbesondere von einem Mikrocomputer, ausgehen, dadurch gekennzeichnet, daß das Ausgangssignal eines Taktgenerators über eine mit einem Zufallssignal steuerbare Verzögerungseinrichtung (4) zur taktgesteuerten Einrichtung (1) geleitet wird. 35 40
6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Verzögerungseinrichtung (4) aus einer Kette von Verzögerungselementen (41 bis 4n) besteht, die als Funktion eines digitalen Zufallssignals ein- oder ausgeschaltet werden. 45

Hierzu 1 Seite(n) Zeichnungen

50

55

60

65

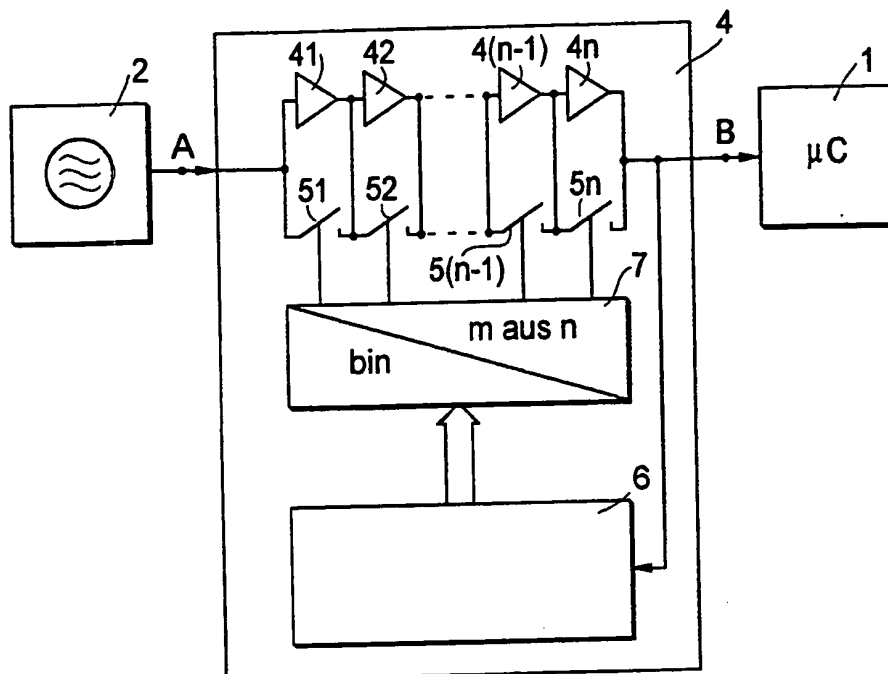


Fig.1

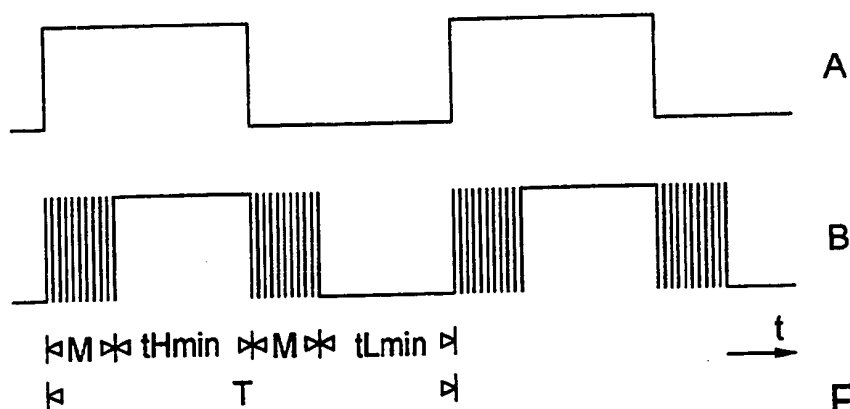


Fig.2